

Вступ

Програма дисципліни "Архітектура обчислювальних машин" затверджена в політехнічному університеті в 2000 р. для бакалаврів за напрямком 0915 - "Комп'ютерна інженерія" спеціальності 7.091501 - "Комп'ютерні системи та мережі".

Контрольні завдання складені із двох контрольних робіт які виконуються у 5-му семестрі. Перелік задач кожної контрольної роботи та варіант визначається викладачем та доводиться до відома студентів на установчій сесії напередодні семестру вивчення дисципліни .

При вивченні дисципліни рекомендується використовувати літературу, посилки на яку є в тексті програми. Додаткові підручники та посібники вказані в списку літератури. При виконанні контрольних робіт доцільно використовувати [1-4, 8, 9].

Основні теми практичних занять:

- Формати команд. Розробка форматів команд (4-х, 3-х, 2-х, 1-о та безадресні команди). Способи скорочення адресної частини команди ([1], с. 230-244).
- Формати команд. Код операції. Розробка системи команд з використанням розширеного коду операції ([1], с. 230-244).
- Формати команд. Розробка команд різноманітного призначення. Команди пересилання даних. Команди арифметичних та логічних операцій. Команди переходів ([1], с. 230-253).
- Формати команд. Дії, що повинні виконувати команди звернення до підпрограм. Варіанти місць зберігання адреси повернення з підпрограми. Розробка команд звернення до підпрограм. ([1], с. 230-253).
- Структура та організація ЕОМ на базі мікропроцесора Intel 8086. Програмна модель мікропроцесора Intel 8086. Призначення регістрів. Сегментна організація пам'яті. Обчислення фізичної адреси ([9], с. 31-54).
- Система команд Intel 8086. Формати команд та даних. Способи адресації даних, їх призначення та використання. Способи адресації переходів, їх призначення та використання ([9], с. 31-54).
- Функціональна організація процесору системи IBM 370. Регістри загального призначення. Регістри з плаваючою комою. Слово стану

програми та його призначення. Режими роботи процесору ([1], с. 263-269, [2], с. 79-85).

– Функціональна організація процесору системи IBM 370. Система команд та способи адресації процесору системи IBM 370. Обчислення фізичної адреси. Формати команд (RR, RX, RS, SI, SS) ([1], с. 263-269, [2], с. 79-85). Обробка програмних переривань. ([1], с. 289-296).

Перелік практичних занять встановлюється викладачем та доводиться до відома студентів на установчій сесії.

Консультації по всіх видах занять проводяться викладачем згідно з розкладом щотижневих консультацій викладача цієї дисципліни.

Програма дисципліни

Тема1. Загальні питання функціональної організації ЕОМ

1.1. Мета, задачі, обсяг і структура курсу. Стислий історичний нарис розвитку засобів обчислювальної техніки ([3], с. 92-116). Поняття архітектури обчислювальних систем та мереж ([2], с. 41-42, [4], с. 10-24).

1.2. Поняття функціональної та структурної організації ЕОМ. Структура ЕОМ Дж. фон Неймана ([1], с.11-12). Принцип програмного керування Дж. фон Неймана ([2], с. 11-13). Принципи програмного керування, відмінні від Неймановського принципу програмного керування ([2], с. 13-15).

1.3. Основні характеристики ЕОМ. Швидкодія ЕОМ ([2], с. 22-23). Продуктивність ЕОМ ([2], с. 23-24). Надійність ЕОМ ([2], с. 24-26).

1.4. Вибір форматів представлення інформації та набору машинних операцій. Вплив довжини слова на витрати пам'яті ([2], с. 42-46). Функціональна повнота та ефективність набору машинних операцій ([2], с. 53-54). Ієрархія наборів машинних операцій ([2], с. 54-57).

1.5. Задача визначення набору машинних операцій та шляхи її рішення. Класифікація машинних операцій ([2], с. 58-60). Визначення набору машинних операцій для ЕОМ загального призначення ([2], с. 57). Визначення набору машинних операцій для спеціалізованих ЕОМ ([2], с. 57-58).

1.6. Формати команд. Критерії вибору форматів команд ([1], с. 232-237, [2], с. 70-74, [8], с. 101-104). Розширений код операції ([1], с.236, [8], с. 104-106). Команди пересилання даних ([2], с. 59, [8], с. 137-139). Команди арифметичних та логічних операцій ([2], с. 58, [8], с. 139-141). Команди переходів ([2], с.59, [8], с. 144-147). Ортогональна система команд ([8], с.131-134). Команди звернення до підпрограм ([8], с. 147-148).

1.7. Способи адресації та їхнє призначення. Чотирьох -, трьох -, двох -, одноадресні та безадресні команди ([1], с. 234-235). Безпосередня, пряма та посередня адресація ([1], с. 237-239). Посередня адресація через регістри ([1], с. 240-242).

1.8. Способи адресації та їхнє призначення. Індексні регістри. Індексний спосіб адресації ([1], с. 248-252, [2], с. 63-65, [8], с. 116-119). Переадресація команд за допомогою індексних регістрів. Автоіндексація ([1], с. 250-252). Відносна адресація ([2], с. 65-67, [8], с. 119-121). Реалізація принципу переміщування програмних модулів і даних з використанням відносної адресації ([2], с. 67, [8], с. 119-121). Стекова адресація ([1], с. 242-244, [8], с. 121-129).

1.9. Програмна модель мікропроцесора i8086. Програмна модель мікропроцесора i8086 ([1], с. 320-325, [9], с. 31-38). Обчислення фізичної адреси в i8086 ([1], с. 325-326, [9], с. 35). Використання сегментної адресації в i8086 ([9], с. 35-37). Режими адресації даних в i8086 ([9], с. 41-44). Режими адресації переходів в i8086 ([9], с. 44).

1.10. Представлення даних. Класифікація типів даних у мовах програмування ([1], с. 52-66, [2], с. 46-53). Кодування даних. Формати даних: байт, токен, слово, слово змінної довжини ([2], с. 44-46). Інтерпретація типів даних програмами ([1], с. 253). Самовизначаємі дані. Теги ([1], с. 253-255), [4], с. 79-83. Переваги та недоліки тегової організації пам'яті ([4], с. 83-91).

1.11. Представлення даних. Дескриптори ([1], с. 255, [4], с.91-93). Відмінності між принципами використання тегів та дескрипторів ([4], с.91-93). Набори самовизначаємих даних ([4], с. 93-97). Переваги наборів самовизначаємих даних ([4], с. 97-98).

Тема 2. Архітектура процесорів ЕОМ

2.1. Призначення та структура процесора. Основні функції процесора ([1], с. 227-230), [8], с.31-37. Процесор як операційний пристрій ([2], с. 111). Коцепція операційного та керуючого автоматів ([1], с.163-164, [2], с. 152-153). Принцип мікропрограмного керування ([2], с. 151-152).

2.2. Керуючі автомати з програмуємою логікою. Принцип управління по зберегаємій мікропрограмі ([2], с. 311-315). Кодування мікрооперацій ([2], с. 315-321). Адресація мікрокоманд ([2], с. 321-329). Структурні засоби підвищення швидкодії керуючих автоматів з програмуємою логікою ([2], с. 329-332). Порівняння характеристик керуючих автоматів з жорстко. та програмуємою логікою ([2], с. 332).

2.3. Призначення, основні характеристики та класифікація арифметико-логічних пристроїв (АЛП). АЛП як операційний автомат ([1], с. 172). Алгоритми функціонування АЛП ([1], с. 174-200).

2.4. Структура універсальних, спеціалізованих та функціонально-орієнтовантх процесорів Структура універсальних процесорів ([1], с. 256-258). Структура спеціалізованих процесорів ([1], с. 269-272). Структура функціонально-орієнтованиїх процесорів ([1], с. 350-368). Мікропроцесорні комплекти ВІС ([1], с. 306-309).

Тема 3. Режими роботи ЕОМ.

3.1. Класичні структури ЕОМ. Класична структура ЕОМ 1-го покоління, її характерні риси та недоліки ([3], с. 27-43). Розвиток структури ЕОМ в машинах 2-го покоління. Характерні риси ЕОМ 2-го покоління ([3], с. 44-47). Сруктура ЕОМ 3-го покоління, її основні риси та режими роботи ([3], с. 47-58).

3.2. Основні режими роботи обчислювальних систем. Монопольний режим ([3], с. 59-60). Мультипрограмний режим роботи ОС ([1], с.432-434, [3], с. 60-61). Засоби, необхідні для забезпечення мультипрограмування ([1], с. 443-445).

3.3. Основні режими роботи обчислювальних систем. Пакетний режим роботи ОС ([1], с.434-437, [3], с. 61-62). Режим розподілу часу ([1], с.437-443, [3], с. 62-65). Режим реального часу ([3], с. 65-69).

Тема 4. Архітектура багаторівневої пам'яті ЕОМ

4.1. Організація пам'яті в ЕОМ. Загальні відомості та характеристики запам'ятовуючих пристроїв ([1], с. 99-101). Класифікація приладів пам'яті ([1], с. 101-102). Ієрархічна структура пам'яті ЕОМ ([1], с. 102-104).

4.2. Способи організації пам'яті з довільним доступом. Адресна пам'ять ([1], с. 104-106). Асоціативна пам'ять ([1], с. 106-108). Стекова пам'ять ([1], с. 108-109).

4.3. Способи погодження пропускної спроможності процесора і пам'яті ЕОМ. Пам'ять з розслоенням звернень ([1], с. 467). Кэш-пам'ять, основні характеристики. Вплив внутрішньої кэш-пам'яті на продуктивність ([1], с. 458-462). Організація внутрішньої кэш-пам'яті в мікропроцесорі i486.

4.4. Захист пам'яті. Основні способи захисту ([1], с. 462-463). Спосіб граничних адрес (регістрів) ([1], с. 463-464). Спосіб ключів захисту ([1], с. 464-466). Захист даних тегами і дескрипторами.

4.5. Організація роботи пам'яті у режимі багатоабонентного обслуговування. Динамічний розподіл пам'яті. Проблеми організації роботи пам'яті для режиму мультипрограмування ([1], с. 456-457). Динамічний розподіл пам'яті. Основні способи ([1], с. 469-470). Використання базових регістрів ([1], с. 470).

4.6. Динамічний розподіл пам'яті. Виртуальна пам'ять зі сторінковою організацією ([1], с. 470-477). Сторінкове перетворення адреси у мікропроцесорі i486. Алгоритми заміни сторінок при динамічному розподілі пам'яті ([1], с. 477-481).

Тема 5. Функціональна організація системи переривань в ЕОМ.

5.1. Система переривань. Основні функції та характеристики ([1], с. 274-278). Класи преривань ([1], с. 278-279). Пріоритети переривань ([1], с. 276). Маскування переривань ([1], с. 276).

5.2. Система переривань. Схема циклічного апаратного опитування джерел переривань ([1], с. 280-282). Ланцюгова однократна схема визначення пріоритетного запиту ([1], с. 282-283). Векторне переривання ([1], с. 283).

Тема 6. Архітектурні особливості обчислювальних систем різного призначення.

6.1. Організація обчислювальних систем з різноманітними структурами. Структура та організація обчислювальної системи з каналами вводу-виводу ([1], с. 347-362). Структура та організація обчислювальних систем з загальною шиною ([1], с. 388-397). Порівняльний аналіз структур обчислювальних систем

Список літератури

ОСНОВНА

1. Каган Б.М. Электронные вычислительные машины и системы: Учебное пособие для вузов. - М: Энергоатомиздат, 1991.
2. Майоров С.А., Новиков Г.И. Структура электронных вычислительных машин. - Л: Машиностроение, 1979.
3. Смирнов А.Д. Архитектура вычислительных систем: Учебное пособие для вузов. - М: Наука, 1990.
4. Майерс Г. Архитектура современных ЭВМ. - М: Мир, 1985.

ДОДАТКОВА

5. Карцев М.А. Архитектура цифровых вычислительных систем. -М: Наука, 1978.
6. Самофалов К.Г., Луцкий Г.М. Структуры и организация функционирования ЭВМ. - К: Вища школа, 1978.
7. Соловьев Г.Н., Никитин В.Д. Операционные системы ЭВМ. - М: Высш.шк., 1989.
8. Таненбаум Э. Многоуровневая организация ЭВМ. - М: Мир, 1979.
9. Лю Ю-Чжен, Гибсон Г. Микропроцессоры семейства 8086/8088. Архитектура, программирование и проектирование микрокомпьютерных систем. – М.: Радио и связь, 1987.

Завдання на контрольну роботу №1

Контрольна робота складається з двох частин:

- теоретична частина;
- практична частина.

Теоретична частина складається з 3-х питань. Практична частина складається з двох задач.

Варіанти завдань приведені в таблицях 1-3. Номер варіанта N визначається по формулі: $N = (\text{№ залікової книжки}) \bmod 20$

Таблиця 1

Варіанти теоретичних завдань до контрольних робіт № 1, 2

№ вар	№№ теоретичних питань		№ вар	№№ теоретичних питань	
	КР № 1	КР № 2		КР № 1	КР № 2
0	1 12 23	35 46 57	10	11 22 33	45 57 67
1	2 13 24	36 47 58	11	12 23 34	46 59 68
2	3 14 25	37 48 59	12	1 13 25	35 47 59
3	4 15 26	38 49 60	13	2 14 26	36 48 60
4	5 16 27	39 50 61	14	3 15 27	37 49 61
5	6 17 28	40 51 62	15	4 16 28	38 50 62
6	7 18 29	41 52 63	16	5 17 29	39 51 63
7	8 19 30	42 53 64	17	6 18 30	40 52 64
8	9 20 31	43 54 65	18	7 19 31	41 53 65
9	10 21 32	44 55 66	19	8 20 32	42 54 66

Теоретична частина

1. Понятие функциональной и структурной организации ЭВМ.
2. Принцип программного управления Дж. фон Неймана.
3. Принципы программного управления, отличные от неймановского принципа программного управления.
4. Характеристики быстродействия ЭВМ.
5. Характеристики производительности ЭВМ.
6. Характеристики надежности ЭВМ.
7. Влияние длины слова на затраты памяти.
8. Функциональная полнота и эффективность набора машинных операций.

9. Иерархия наборов машинных операций.
10. Задача определения набора машинных операций и пути ее решения.
11. Классификация машинных операций.
12. Команды пересылки данных.
13. Команды арифметических и логических операций.
14. Команды переходов. Ортогональная система команд.
15. Команды обращения к подпрограммам.
16. Форматы команд. Критерии выбора форматов команд.
17. Расширенный код операции.
18. Способы адресации информации.
19. Страничная адресация.
20. Программная модель микропроцессора i8086.
21. Вычисление физического адреса в i8086.
22. Использование сегментной адресации в i8086.
23. Режимы адресации данных в i8086.
24. Режимы адресации переходов в i8086.
25. Самоопределяемые данные. Теги.
26. Достоинства и недостатки теговой организации памяти.
27. Самоопределяемые данные. Дескрипторы.
28. Различия между принципами использования тегов и дескрипторов.
29. Наборы самоопределяемых данных.
30. Достоинства наборов самоопределяемых данных.
31. Классическая структура ЭВМ 1-го поколения, ее характерные черты и недостатки.
32. Развитие структуры ЭВМ в машинах 2-го поколения. Характерные черты ЭВМ 2-го поколения.
33. Структура ЭВМ 3-го поколения, ее основные черты и режимы работы.
34. Основные режимы работы вычислительных систем.

Практична частина

Задача № 1

Адресация с использованием регистра базы требует следующих характеристик:

L_1 – длина поля команды, определяющая регистр базы;

L_2 – длина поля команды, определяющая смещение;

L_3 – длина регистра базы.

Определить:

1. Какое максимальное количество адресов можно задать с помощью такой адресации?

2. Сколько может быть базовых регистров?

3. Какой объем памяти можно адресовать без изменения содержимого базового регистра?

Исходные данные приведены в таблице 2.

Таблица 2

Варианты задания до задачи №1

№№ вар.	L_1 (бит)	L_2 (бит)	L_3 (бит)	№№ вар.	L_1 (бит)	L_2 (бит)	L_3 (бит)
0	1	6	8	10	1	10	24
1	2	8	16	11	2	12	32
2	3	10	24	12	3	14	64
3	4	12	32	13	4	6	8
4	5	14	64	14	5	8	16
5	1	14	8	15	1	8	24
6	2	12	16	16	2	10	32
7	3	10	24	17	3	12	64
8	4	8	32	18	4	14	8
9	5	6	64	19	5	6	16

Задача №2

На рисунке 1 приведен формат команды, имеющий три поля адреса.

КОП	A₁	A₂	A₃
1 K	1 L	1 L	1 L

Рис.1. Формат команды

Используя принцип расширения кода операции разработать форматы и распределение двоичных кодов операций команд в которую входят:

- **P** команд, имеющих три поля адреса.
- **Q** команд, имеющих два поля адреса.
- **R** команд, имеющих одно поле адреса.
- **S** безадресных команд.

Объем адресуемой памяти $V_{оп.}$ (байт) Тип адресации – прямая.

Исходные данные приведены в таблице 3.

Таблица 3

Исходные данные для задачи №2

№№ вар.	P	Q	R	S	V _{оп}	№№ вар	P	Q	R	S	V _{оп}
0	7	24	100	110	32	10	31	20	150	210	32
1	15	36	110	120	64	11	63	50	160	220	64
2	31	48	120	130	128	12	7	100	170	230	128
3	63	60	130	140	256	13	15	125	180	240	256
4	7	72	140	150	512	14	31	150	190	250	512
5	15	30	50	160	32	15	63	22	200	260	32
6	31	48	60	170	64	16	7	38	210	270	64
7	63	90	70	180	128	17	15	56	220	280	128
8	7	120	80	190	256	18	31	112	230	290	256
9	15	134	90	200	512	19	63	146	240	300	512

Завдання на контрольну роботу №2

Контрольна робота складається з двох частин:

- теоретична частина;
- практична частина.

Теоретична частина складається з 3-х питань. Практична частина складається з двох задач.

Варіанти завдань приведені в таблицях 1, 4, 5. Номер варіанта **N** визначається по формулі:

$$N = (\text{№ залікової книжки}) \bmod 20$$

Теоретична частина

35. Мультипрограммный режим работы ВС.
36. Пакетный режим работы ВС.
37. Режим разделения времени.
38. Режим реального времени.
39. Средства, необходимые для обеспечения мультипрограммирования.
40. Система прерываний. Основные функции.
41. Система прерываний. Основные характеристики.
42. Система прерываний. Классы прерываний.
43. Система прерываний. Приоритеты прерываний.
44. Система прерываний. Маскирование прерываний.
45. Система прерываний. Схема циклического аппаратного опроса источников прерываний.
46. Система прерываний. Цепочечная однократная схема определения приоритетного запроса.
47. Система прерываний. Векторное прерывание.
48. Организация памяти в ЭВМ. Общие сведения и характеристики запоминающих устройств.
49. Организация памяти в ЭВМ. Классификация устройств памяти.
50. Организация памяти в ЭВМ. Иерархическая структура памяти ЭВМ.
51. Способы организации памяти с произвольным доступом. Адресная память.

52. Способы организации памяти с произвольным доступом. Ассоциативная память.
53. Способы организации памяти с произвольным доступом. Стековая память.
54. Проблемы организации памяти в мультипрограммных ВС.
55. Способы согласования пропускных способностей процессора и памяти ЭВМ.
56. Память с расслоением обращений.
57. Кэш-память. Основные характеристики.
58. Организация внутренней кэш-памяти в микропроцессоре i486.
59. Влияние внутренней кэш-памяти на производительность.
60. Защита памяти. Основные способы защиты.
61. Защита памяти. Метод граничных адресов (регистров).
62. Защита памяти. Метод ключей защиты.
63. Организация работы памяти в режиме многоабонентного обслуживания.
64. Динамическое распределение памяти. Основные способы.
65. Динамическое распределение памяти. Использование базовых регистров.
66. Динамическое распределение памяти. Виртуальная память со страничной организацией.
67. Страничное преобразование адреса в микропроцессоре i486.
68. Алгоритмы замены страниц при динамическом распределении памяти

Практична частина

Задача № 1

Все команды системы команд ЭВМ имеют длину L и при использовании прямой адресации адресуют объем памяти $V_{оп}$ (байт). Команды имеют одно или два поля адреса. Если имеется N двухадресных команд, каково максимально возможное количество одноадресных команд Q . Исходные данные приведены в таблице 4.

Таблица 4

Исходные данные для задачи №1

№ вар.	L	N	V _{оп}	№ вар	L	N	V _{оп}	№ вар	L	N	V _{оп}	№ вар	L	N	V _{оп}
0	12	2	32	5	14	6	32	10	16	16	32	15	18	64	32
1	14	3	64	6	16	8	64	11	18	20	64	16	20	72	64
2	16	2	128	7	18	10	128	12	20	24	128	17	22	80	128
3	18	3	256	8	20	12	256	13	22	28	256	18	24	88	256
4	20	2	512	9	22	14	512	14	24	32	512	19	26	96	512

Задача № 2

Для каждого из следующих способов адресации микропроцессора i8086 вычислить эффективный и физический адрес при заданных исходных данных (см. табл.5).

1. Прямая адресация.
2. Регистровая косвенная адресация.
3. Регистровая относительная адресация.
4. Базовая индексная адресация.
5. Относительная базовая индексная адресация.

Таблица 5

Исходные данные для задачи №1

№ вар	[BX]	[DI]	DISP	[DS]	№ вар	[BX]	[DI]	DISP	[DS]
0	0148h	1010h	1A02h	2110h	10	0198h	10B0h	1EADh	21B0h
1	0150h	1020h	1A84h	2120h	11	01A0h	10C0h	1EB2h	21C0h
2	0158h	1030h	1AA6h	2130h	12	01A8h	10D0h	1EC4h	21D0h
3	0160h	1040h	1A1Ah	2140h	13	01B0h	10E0h	1ED6h	21E0h
4	0168h	1050h	1AAAh	2150h	14	01B8h	10F0h	1EE8h	21F0h
5	0170h	1060h	1AB0h	2160h	15	01C0h	1100h	1EFEh	2200h
6	0178h	1070h	1ABBh	2170h	16	01C8h	1110h	1F10h	2210h
7	0180h	1080h	1B1Ah	2180h	17	01D0h	1120h	1F21h	2220h
8	0188h	1090h	1B4Bh	2190h	18	01D8h	1130h	1FA3h	2230h
9	0190h	10A0h	1E5Bh	21A0h	19	01E0h	1140h	1FCDh	2240h